|  |
| --- |
|  |
| МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ |
| Федеральное государственное бюджетное образовательное учреждение высшего образования  **"МИРЭА - Российский технологический университет"**  **РТУ МИРЭА** |
| Институт информационных технологий (ИТ) |
| Кафедра Вычислительной Техники (ВТ) |

|  |  |
| --- | --- |
| **ОТЧЕТ**  **ПО ЛАБОРАТОНОЙ РАБОТЕ №1** | |
| **по дисциплине** |  |
| **«Разработка программно-аппаратного обеспечения информационных и автоматизированных систем»** | |
| Выполнил студент группы ИКМО-05-23 | Миронов Д.С. |
| Принял старший преподаватель | Унгер А.Ю. |

|  |  |  |
| --- | --- | --- |
| Лабораторная работа выполнена | « » 2023г. |  |
| «Зачтено» | « » 2023 г. |  |

Москва 2023

1. Составить для 2-*входового декодера с дополнительным входом разрешения* таблицу истинности.
2. По таблице истинности составить *карту Карно*.
3. По карте Карно записать логическую формулу устройства на основе дизъюнктивной нормальной формы (ДНФ).
4. Зарисовать структурную схему устройства, состоящую из базовых логических вентилей (И, ИЛИ, НЕ).
5. Создать проект в интегрированной среде разработки *Xilinx ISE*. Выбрать в качестве целевого устройства ПЛИС начального уровня семейства *Spartan-3*.
6. Написать исходный код на языке VHDL, описывающий работу устройства.
7. Написать тестовый модуль (*Test Bench*) для проверки функционала устройства.
8. Проверить работу устройства визуально по диаграммам переходов, с помощью симулятора *ISim*.
9. На базе 2-входового декодера собрать *3-входовый декодер с дополнительным входом разрешения*. 9. На базе 3-входового декодера собрать *4-входовый декодер с дополнительным входом разрешения*.
10. Зарисовать структурную схему.
11. Описать схему на языке VHDL с тремя модулями: 2-входовой декодер (1) и 3-входовый декодер (2) и 4-входовый декодер.
12. Проверить работу устройства визуально с помощью диаграмм переходов в симуляторе *ISim*.
13. Написать вывод о проделанной работе.

1. Составить для 2-входового декодера с дополнительным входом разрешения таблицу истинности.

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| s | a | b | Y1 | Y2 | Y3 | Y4 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 | 1 | 0 | 0 |
| 0 | 1 | 0 | 0 | 0 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 0 | 0 | 0 |
| 1 | 1 | 1 | 0 | 0 | 0 | 1 |

2. По таблице истинности составить карту Карно.

3. По карте Карно записать логическую формулу устройства на основе дизъюнктивной нормальной формы (ДНФ).

y0 =

y1 =

y2 =

y3 =

4. Зарисовать структурную схему устройства, состоящую из базовых логических вентилей (И, ИЛИ, НЕ).

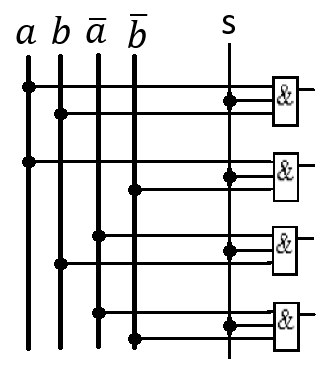


Рисунок 1 – Структурная схема

5. Создать проект в интегрированной среде разработки Xilinx ISE. Выбрать в качестве целевого устройства ПЛИС начального уровня семейства Spartan-3.

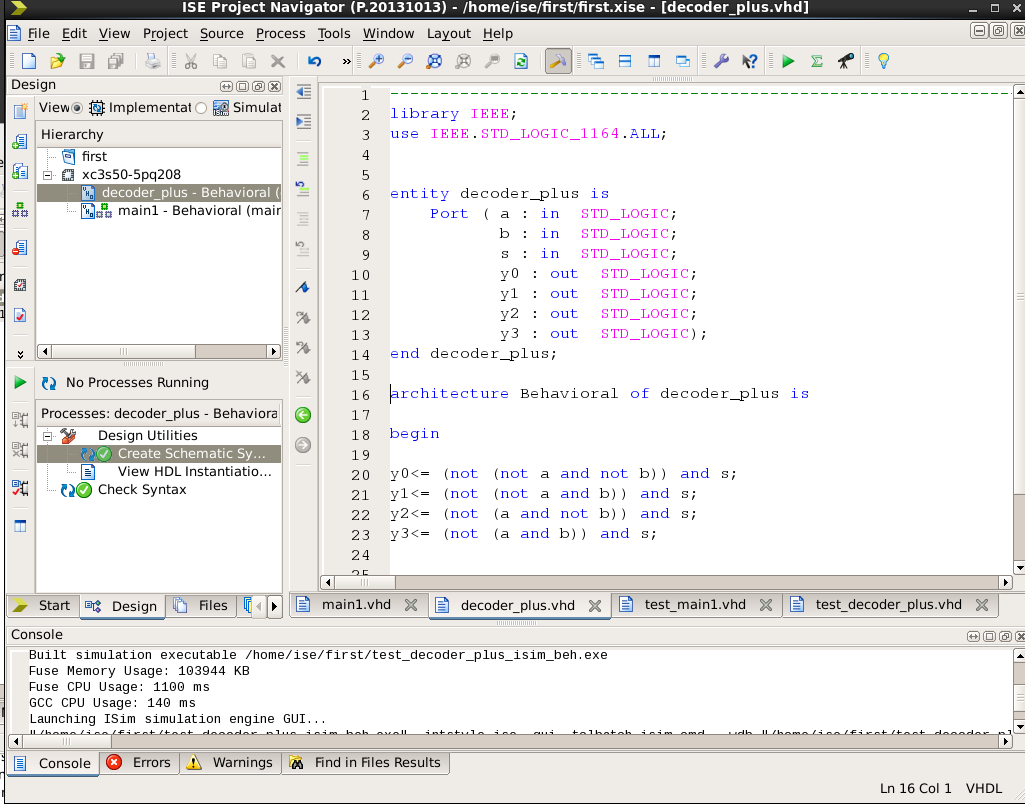


Рисунок 2 – Создан проект в интегрированной среде разработки Xilinx ISE

6. Написать исходный код на языке VHDL, описывающий работу устройства.

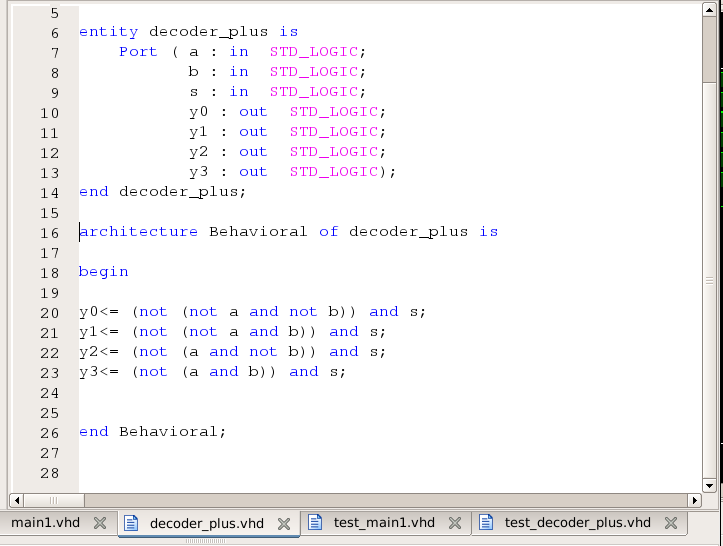


Рисунок 3 – Написан исходный код на языке VHDL

7. Написать тестовый модуль (Test Bench) для проверки функционала устройства.

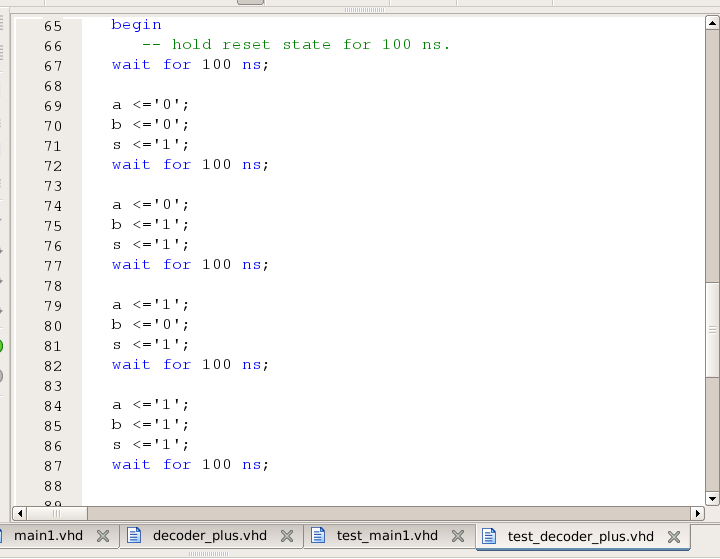


Рисунок 4 – Написан тестовый модуль

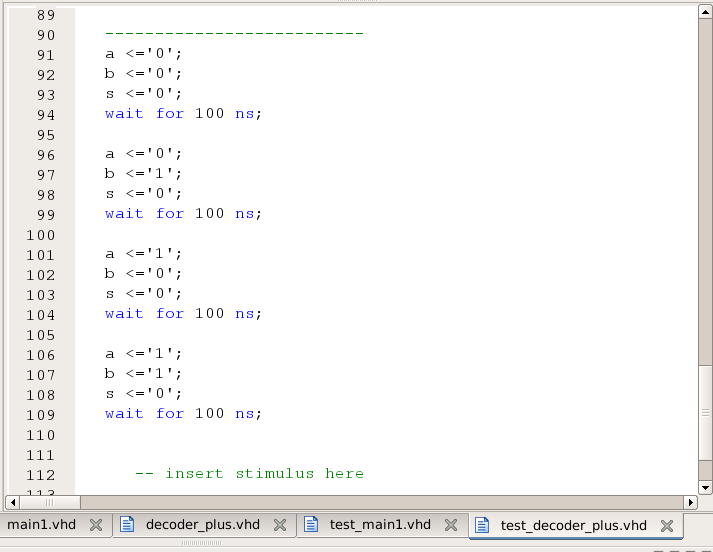


Рисунок 5 – Написан тестовый модуль

8. Проверить работу устройства визуально по диаграммам переходов, с помощью симулятора ISim.

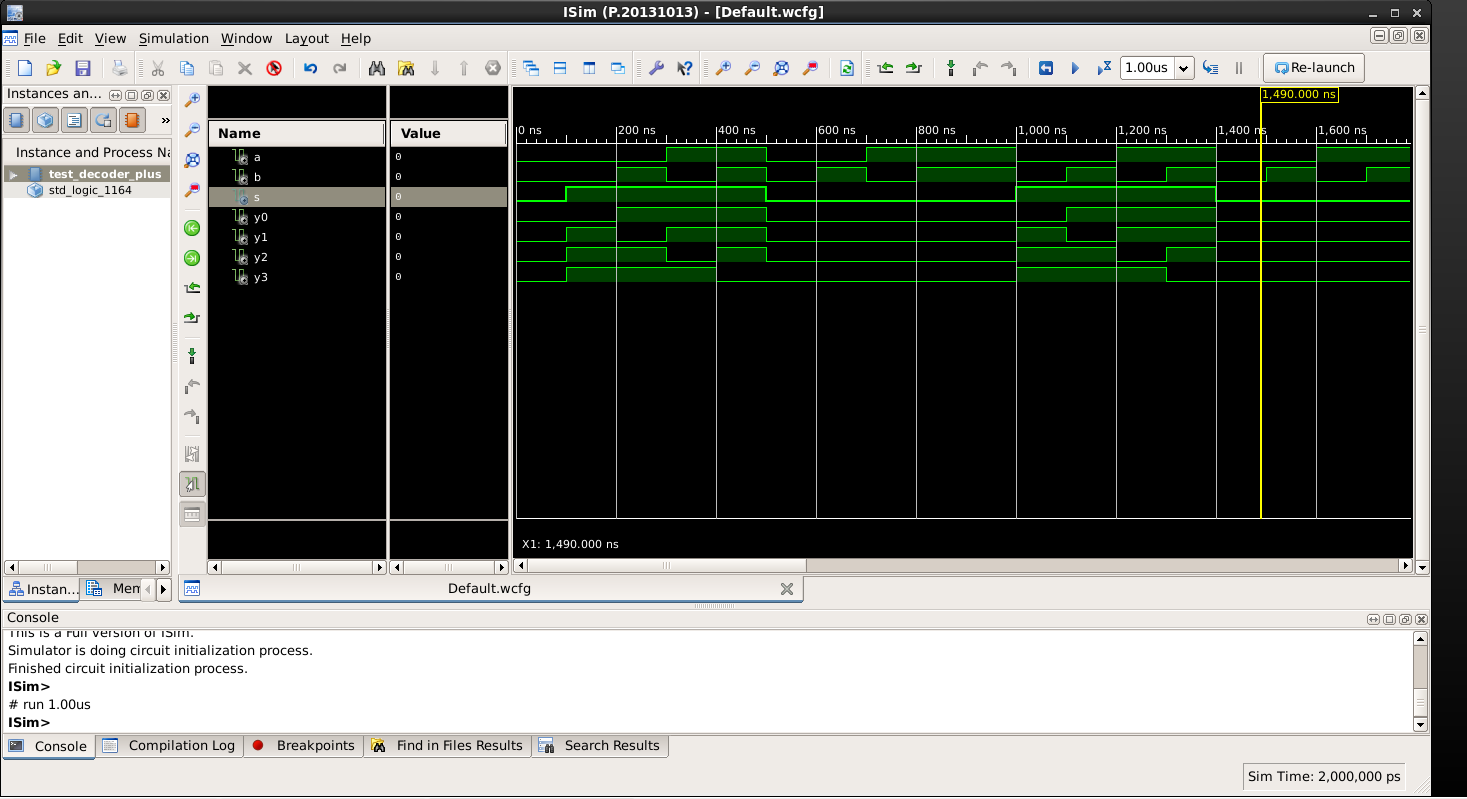


Рисунок 6 – Проверена работа устройства визуально по диаграммам переходов

9. На базе 2-входового декодера собрать 3-входовый декодер с дополнительным входом разрешения. 9. На базе 3-входового декодера собрать 4-входовый декодер с дополнительным входом разрешения. Зарисовать структурную схему.

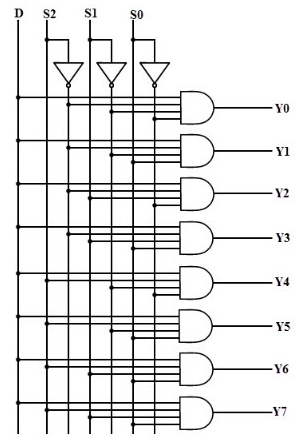


Рисунок 7 – Структурная схема

11. Описать схему на языке VHDL с тремя модулями: 2-входовой декодер (1) и 3-входовый декодер (2) и 4-входовый декодер.

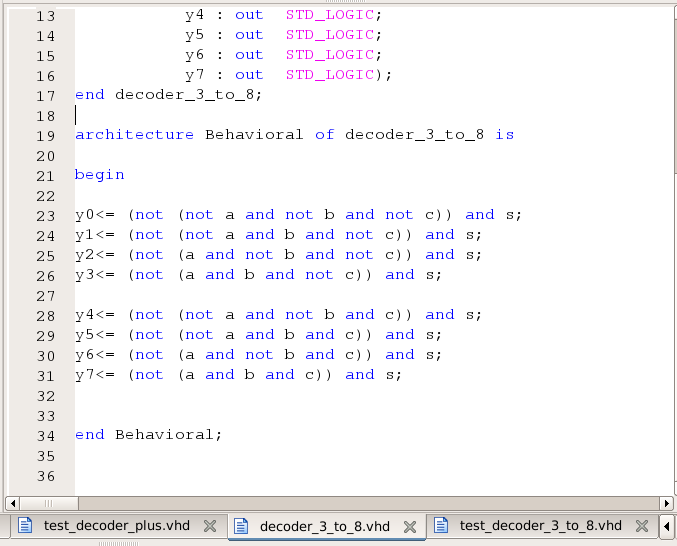


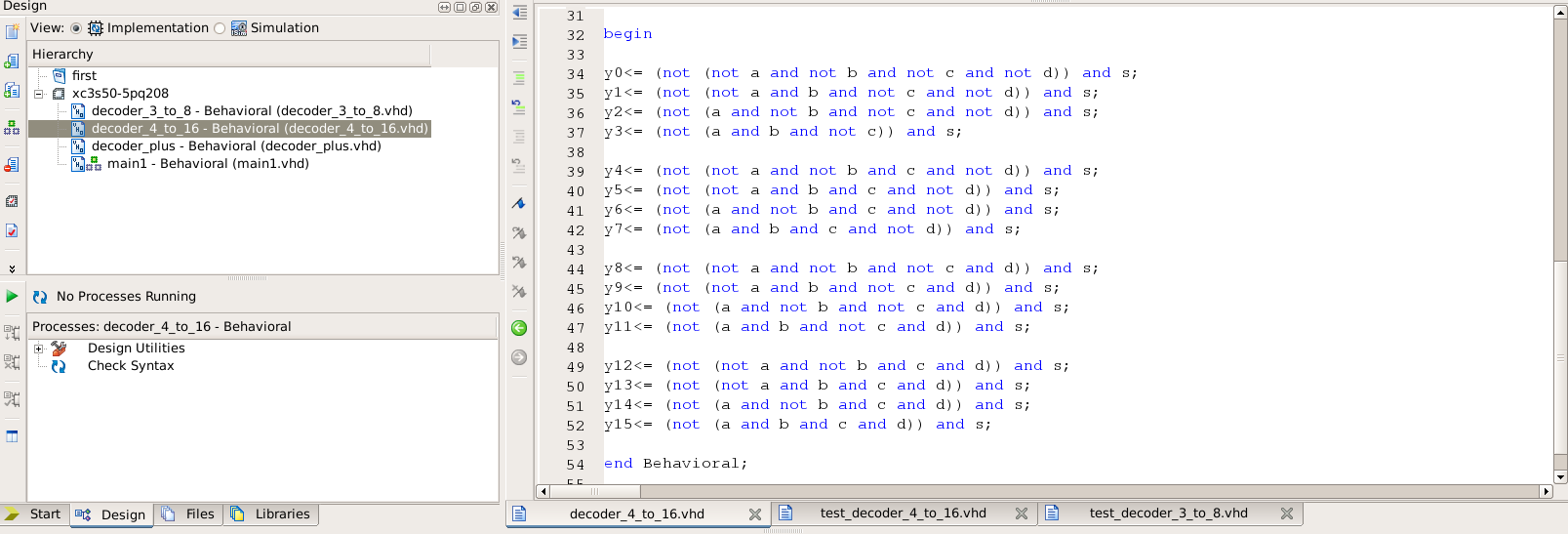
Рисунок 8 – Описать схему на языке VHDL 

Рисунок 9 – Описать схему на языке VHDL

12. Проверить работу устройства визуально с помощью диаграмм переходов в симуляторе ISim.

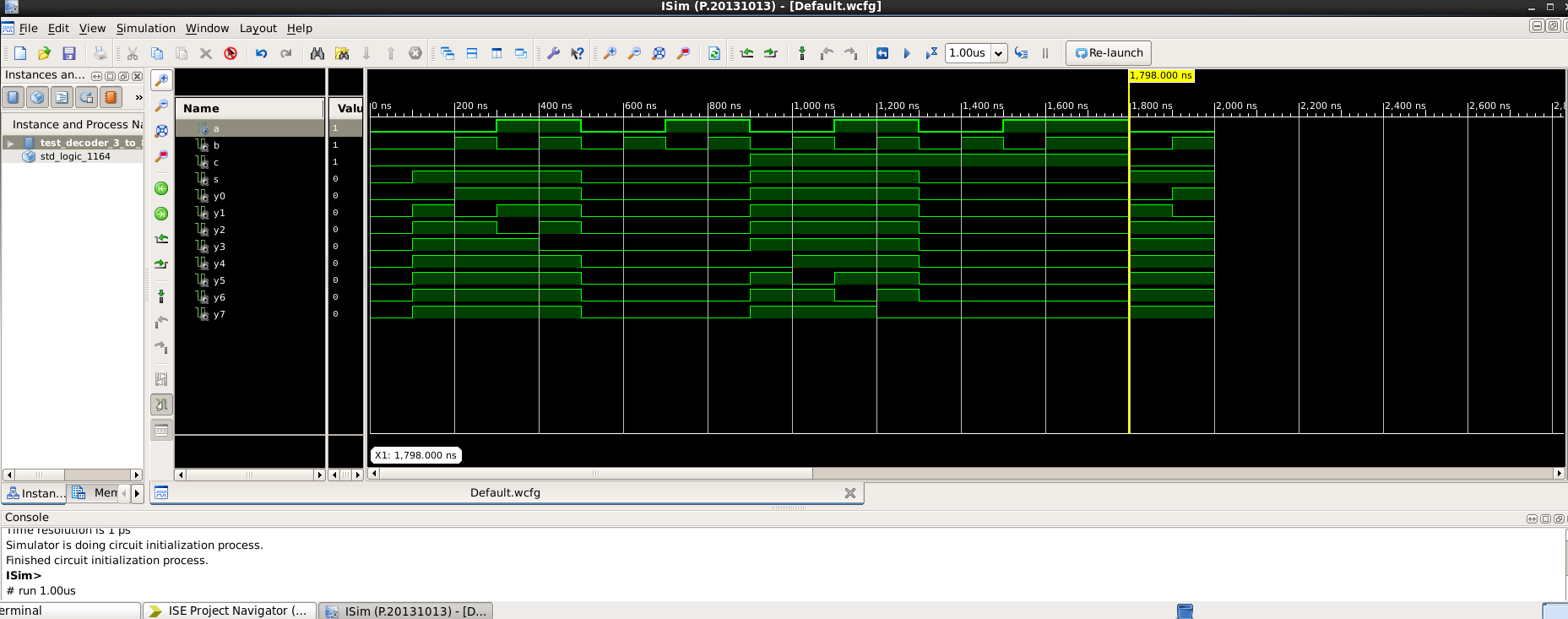


Рисунок 10 – Проверена работу устройства визуально с помощью диаграмм переходов

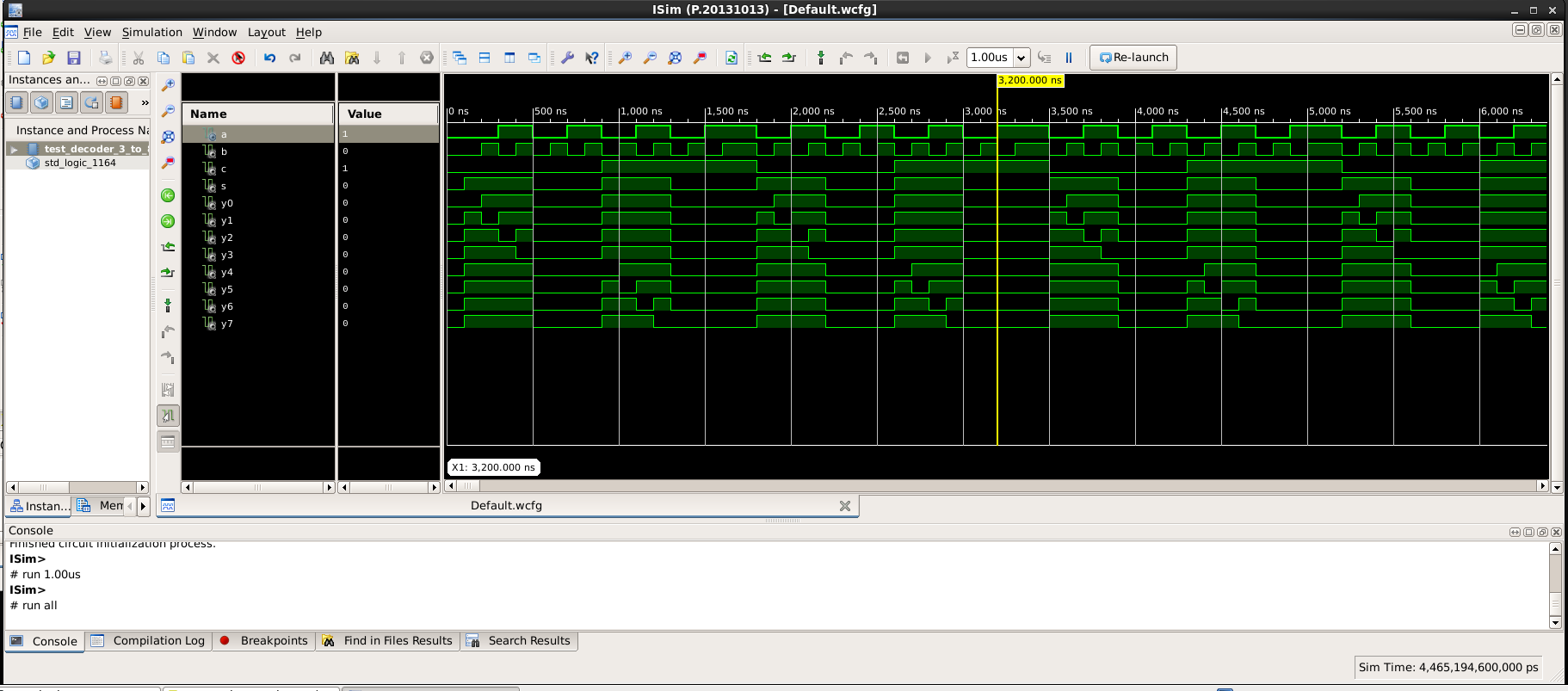


Рисунок 11 – Проверена работу устройства визуально с помощью диаграмм переходов

**Вывод**: Разработали 4-входовый двоичный декодер с дополнительным входом разрешения, составили таблицу истинности, написали исходный код на языке VHDL, написали тестовый модуль. Проверили работу устройства визуально по диаграммам переходов, с помощью симулятора ISim. На базе 2-входового декодера собрали 3-входовый декодер с дополнительным входом разрешения. На базе 3-входового декодера собрали 4-входовый декодер с дополнительным входом разрешения. Зарисовали структурную схему. Описали схему на языке VHDL с тремя модулями: 2-входовой декодер (1) и 3-входовый декодер (2) и 4-входовый декодер. Проверили работу устройства визуально с помощью диаграмм переходов в симуляторе ISim.